

文章编号:1007-2780(2010)03-0434-05

工业通用型 TFT-LCD 驱动器的设计与开发

曹 虎, 高敬贝, 邓文华

(西南交通大学 磁浮技术与磁浮列车教育部重点实验室, 四川 成都 610031, E-mail: cao_hu123@126.com)

摘 要: 概括性分析了目前使用较多的工控处理器的性能及其总线接口规范, 提出了可以应用于多种工业处理器及其接口总线的通用 TFT-LCD 驱动方案, 并开发出这种具有多通信接口工控 TFT-LCD 驱动控制器的硬件系统, 最后利用 FPGA 系统设计技术和 SOPC 嵌入式技术验证了 TFT-LCD 驱动控制器和各种接口驱动的正确性, 实现了一种多接口、高性能、低成本的工业人机交互界面模块。

关 键 词: EDA 技术; TFT 液晶; 人机交互界面; 液晶控制器

中图分类号: TN27 **文献标识码:** A

Design and Development of Industry Universal TFT-LCD Module

CAO Hu, GAO Jing-bei, DENG Wen-hua

(Key Laboratory of Magnetic Suspension Technology and Maglev Vehicle, Chengdu 610031, China)

Abstract: This paper analyzed the properties and the bus interface of industrial processor used frequently in current industry, and proposed a TFT-LCD driver scheme which could be used by kinds of processors or their interface bus, then developed this multi-communication-interface industrial TFT LCD controller hardware system. The correctness of this system are verified by using the technology of FPGA and SOPC, so a multi-communication-interface, high-performance and low-price industrial human-computer exchange module was finished.

Key words: TFT liquid crystal display; man-machine interface; TFT LCD controller; EDA technology

1 引 言

随着科学技术的进步和社会的发展, 人机交互界面中需要显示器携带信息量大、清晰、准确、实时、直观、方便、节能, 甚至立体化^[1]的图像文字信息, 工业中使用较多的黑白点阵液晶显示器已经逐渐不能够满足要求。薄膜晶体管液晶显示器 (Thin Film Transistor LCD, TFT-LCD) 诞生于 20 世纪 80 年代末, 在 1995 年之后开始走入市场, 随着 TFT-LCD 价格的不断下降, 现在已被广泛应用于各个行业。TFT-LCD 显示效果极佳, 具有 16 位、24 位、32 位色等, 但是控制时序相对

复杂^[2], 驱动它必须要求处理器具有较高的处理速度和较多的 IO 管脚。

中低端处理器在工业中使用广泛, 但因种类繁多, 数据处理速度相对较慢, IO 管脚资源有限, 总线接口各异, 所以很难实现统一的 TFT 彩色液晶驱动方案以满足不同处理器使用需求。本文根据目前使用较多的各种工控处理器的性能及其总线接口的特点, 利用 CPLD 技术设计出一种集多种通信接口为一体、可以通过上位机灵活配置、易于在各种工控平台上移植的通用型工控 TFT-LCD 驱动器。

2 TFT 液晶显示模块设计方案原理

从处理器总体性能分析,处理器可以分为低端 8 位、16 位单片机、中端 32 位机和高端 32 位处理器。在工业控制中广泛使用的是中低端处理器。低端处理器的特点是不带有总线结构,具有 8 位 IO 口,片上集成有 Uart、SPI 模块,处理速度相对较低,芯片的管脚数相对较少。这类处理器使用 TFT-LCD 适合采用串口通信的方式,但液晶屏显存中数据更新速度会受到处理器运算速度的限制。中端 32 位处理器的种类也较多,IO 口多为 16 位,系统时钟速度为 40~150 MHz,带有总线接口。对于这类处理器,可以将 TFT-LCD 控制器挂在处理器的总线上将其作为一个扩展的内存模块使用,对 TFT-LCD 的操作就像对存储器读写那样简单,同时也能够提高 TFT-LCD 的刷屏速度。

通过单片机、FPGA、DSP 技术实现对传统单色点阵液晶显示器驱动方案目前应用比较广泛^[3-5],针对实际应用需要利用某种特定处理器完成对 TFT 液晶显示器驱动的方案因其灵活性不高,不易于工业中广泛使用^[6-8]。基于 SOPC 中 Avalon 总线技术、灵活配置的 TFT 液晶驱动器设计方案的优点是可以驱动各种分辨率的 TFT 液晶,但仍具有移植性差、应用灵活性不高的缺点^[8]。

根据上面的分析可知,TFT-LCD 驱动器必须具有多种通信接口以满足不同处理器的使用需求。另外,设计时还应考虑以下两个方面:

(1)TFT-LCD 控制器要占用最少的 CPU 资源,以保证 TFT-LCD 显示模块具有独立性。当有数据需要更新时,CPU 才会向 TFT-LCD 显示缓存发送更新数据,否则 TFT-LCD 只显示当前缓存中的数据,对 CPU 执行其他任务没有任何影响。

(2)设计需采用模块化、分而制之的设计思想,即将显示控制器这一大设计任务划分为 TFT 时序发生器、SRAM 显存读写控制器、处理器通信接口 3 大模块,3 个模块同时由控制寄存器来控制。这样便于系统维护和升级,以及产品的更新换代。

综上所述,设计出如图 1 所示的 TFT-LCD 驱动方案。

这一方案具有以下 4 个优点:

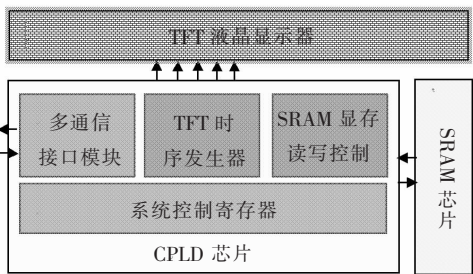


图 1 TFT_LCD 驱动器原理框图

Fig. 1 Block diagram of TFT-LCD drive module

(1)结构简单、可靠,显示效果好。整个驱动器系统为 CPLD+SRAM 构架,加上驱动电源,电路结构极其简单。TFT-LCD 显示统一采用 16 位色模式,显示效果为真彩。

(2)CPU 资源占用率低、不会抢占总线资源,提高了系统的利用率。TFT-LCD 的刷屏驱动仅由 CPLD 来完成,CPU 只负责给图像显存芯片传输待更新的图像信息,同时整个驱动属于一种简单的从外设,并不像传统的 DMA 那样为了给显存传输数据而占用 CPU 的总线资源。

(3)通用型强,易于在各种应用场合移植应用。由于该驱动器具有“多通信接口模块”,所以可以方便地根据工控平台中处理器的特点去选择与之相匹配的通信接口。在连接通信接口后,只需根据选择的通信接口的通信规范去读写寄存器即可驱动 TFT-LCD,使用起来就像黑白点阵液晶模块那样简单。

(4)系统易升级、维护方便,具有二次开发能力,成本低,便于普及。驱动器的结构简单,驱动完全利用 Verilog 语言编写,所以系统维护仅仅局限于 CPLD 内部的 Verilog 软件部分。同时还可以根据具体应用需求,进行二次开发。这些都不需更改硬件系统。TFT-LCD 的价格日趋下降,已与黑白点阵液晶模块差异无几,驱动器也只有 CPLD 和 SRAM 两块主芯片,所以整个系统的成本非常低廉,可以普及到各种应用场合。

3 TFT 时序发生器设计

TFT-LCD 时序发生器主要根据 TFT-LCD 刷屏时序规范产生点扫描时钟 CLK、行扫描信号 Hs 和列扫描时钟 Vs,它们之间的关系如图 2 所示。时序发生器模块除了要产生行扫描信号 Hs

和列扫描信号 V_s , 还需要特定的时序给 TFT 提供 RGB 颜色数据。显示数据以 RGB565 的格式存放在 SRAM 中, 所以理论上 TFT-LCD 时序发生器要从 SRAM 中读出对应的数据。但设计中, 采取了数据请求-响应的方式, 即 TFT-LCD 时序发生器根据刷屏的时序规范, 产生读 SRAM 地址和读 SRAM 请求, 真正的读 SRAM 的工作却交给 SRAM 控制器来完成, 最后读出的 SRAM 数据直接送到 TFT-LCD 的 RGB 数据端口, 这样 TFT-LCD 时序发生器就可以相对独立, 从而保持了模块的相对独立, 简化了控制的复杂度。

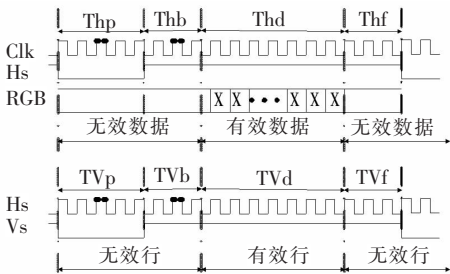


图 2 TFT-LCD 驱动时序

Fig. 2 Timing of TFT liquid crystal display driver

4 SRAM 控制器设计

SRAM 控制器是系统的仲裁机构, 它负责单片机与 TFT-LCD 驱动器同时对 SRAM 操作时的仲裁处理。仲裁的思想是 TFT-LCD 请求读 SRAM 中数据为最优先, 在 TFT-LCD 没有读请求时, 处理器可以对 SRAM 进行读写。这种仲裁思想的最大缺陷是在 TFT-LCD 刷屏的过程中 CPU 无法对 SRAM 操作。在实际的设计中, 这个问题可以通过 CPLD 的高速并行运行来解决。CPLD 采用 Verilog 硬件设计语言设计驱动逻辑结构, 可以在一个时钟周期完成对 SRAM 的读写过程。如 WXCAT43 TFT-LCD 的点扫描时钟 CK 标准是 9 MHz, 设计中系统时钟可以选择为 $6 \times 9 \text{ MHz} = 54 \text{ MHz}$, 那么从 6 个 9 MHz 时钟周期中抽出一个时钟用于从 SRAM 中读出数据并写到 TFT RGB 通道上, 剩余 5 个就可以处理与 CPU 通信和 SRAM 数据刷新等事件。如果从中抽取 4 个时钟周期用于对 SRAM 中数据的刷新, 那么理论刷屏的速度就可以达到 $4 \times 9 \text{ MHz} = 36 \text{ MHz}$, 再加上行、列扫描的前肩、后肩、消隐等时

钟, 刷屏速度就会远大于 36 MHz, 但实际上刷屏速度还会受到处理器处理运算速度的限制。

SRAM 控制器的设计采用状态机的方式, 采用这种设计可以保证 TFT-LCD 控制器稳定、可靠、高效地工作。设计中定义状态机为 reg[1:0] SRAM_Control_Status, 具有 4 个状态, 分别为: Idle_Status、Write_Status、Read_and_Write_Status、Read_and_Write_Status。它们之间的条件状态转移关系如图 3 所示。

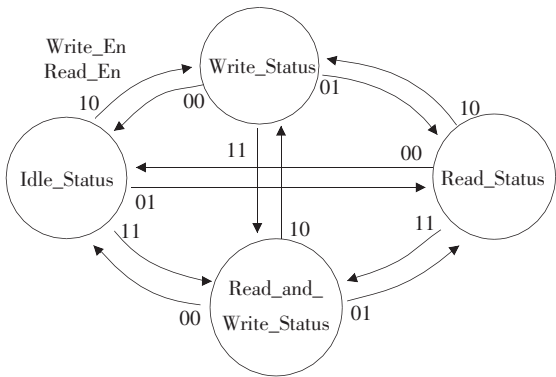


图 3 SRAM 控制器状态机

Fig. 3 SRAM controller state machine

5 处理器通信接口设计

处理器通信接口负责 CPU 对显存芯片 SRAM 中数据的更新, 这样就需要在 SRAM 与 CPU 之间建立一个通信通道, 这个通道同样由 CPLD 来完成。在实际中, 总线接口的差异、IO 口资源的紧张等诸多因素导致了通信接口设计的复杂度。为此, 处理器通信接口内部集成了 CPU 总线接口、16 bit/8 bit IO 口和串口 3 种控制器, 从而满足不同处理的需求。

5.1 采用总线接口通信

工控处理器总线接口信号包括数据总线 Addr、数据总线 Data 和控制总线 Cs、Wr 和 Rd 等信号。当处理器需要更新 TFT-LCD 显存 SRAM 中数据时, 处理器就会根据总线协议写数据到数据总线上, 与此同时地址数据、写使能、片选信号也会随着数据出现在总线接口上。当片选信号使能后, SRAM 控制器就会检测到处理器更新数据的请求, 同时将地址和数据锁存, 最后由 SRAM 控制器将数据写到 SRAM 中。

5.2 采用 16 bit 并行串口通信

采用 16 bit IO 实现 SRAM 中数据的更新,

就需要在处理器与 SRAM 控制器之间建立一个双方认可的协议,然后通过这个协议实现数据的传输。建立协议基本思想如下:

① 数据传输分为单个数据传输和块数据传输,采用何种传输方式由数据命令来实现。单个数据传输需要传递 3 次,第一次传送单个数据传输请求和地址数据的低 X 位(X 由地址大小来决定),第二次传输地址数据的高 X 位,第三次传递 16 位数据。

② 数据块传输类似单个数据传输,第一次传输块数据传输请求和地址的低 X 位以及输送数据长度,第二次传输地址数据的高 X 位,通过内部地址自增方式,以后每次传输只需传输数据即可,直至一次块传输完毕。

5.3 采用串口通信方式

工业中使用最多的通信方式是 UART 串口通信方式,这种通信方式相对以上两种通信方式来说传输简单,但传输速度较慢。为了简化设计,设计中可以设计一个串口转并口的通信转换模

块,这样就可以利用 16 bit 并行串口通信的方案,简化了设计的复杂度,提高了设计的效率。这种方法在 CPLD 中非常容易实现。

6 设计方案验证^[9-11]

由于 FPGA 以及 SOPC 具有灵活的系统可编程性,所以我们在 FPGA 芯片上利用 SOPC 技术对以上几种接口方式进行验证,限于篇幅,只列举了采用总线接口的 TFT-LCD 方案验证结果。

图 4 为利用 Quartus II 软件产生的顶层系统原理图,图中包含系统时钟模块、Nios II 处理器及 Avalon 总线系统模块和 TFT-LCD 控制器 3 大模块。NiosII 处理器及 Avalon 总线系统模块通过 SOPC Builder 编程生成,TFT-LCD 控制器模块利用 Verilog 硬件编程语言根据设计原理编写出,它连接外部液晶屏和用作显存的 SRAM 芯片。Nios II 处理器及 Avalon 总线系统模块与 TFT-LCD 控制器模块通过内部总线交换结构 Avalon 总线连接。

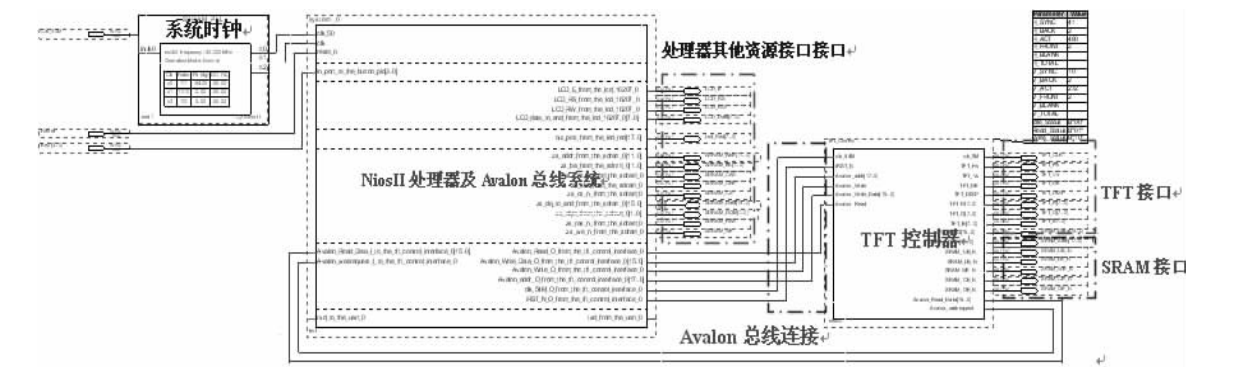


图 4 Quartus II 开发软件下系统的原理框图
Fig. 4 System block diagram in the Quartus II

系统编译后,利用 Quartus II 进行功能仿真,对 TFT-LCD 输出的点扫描时钟 Clk、行扫描时钟 Hs 和列扫描时钟 Vs 进行跟踪和分析,观察到 TFT-LCD 的驱动实现完全满足要求,如图 5 所示。

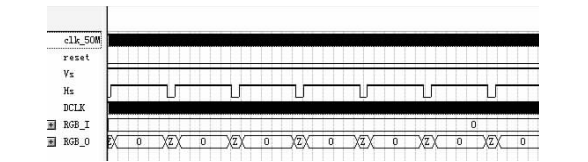


图 5 Quartus II 功能仿真时序图
Fig. 5 Timing diagram of functional simulation in QuartusII

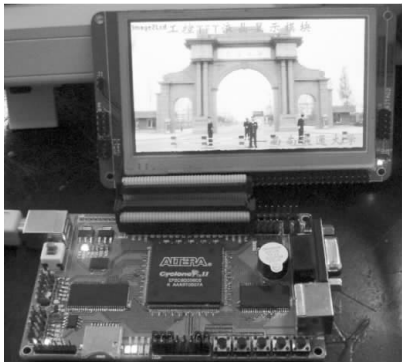


图 6 系统显示效果图
Fig. 6 Design sketch of system display

最后通过 Nios II IDE 软件编写软件算法,利用 Nios II 处理器对显存进行数据的更新,完成图像和字符的显示,最终实现驱动,显示效果如图 6 所示。

7 结 论

通过对各种工控显示器的分析,总结出各种

工业处理器的特点,提出了适用于各种处理器的 TFT-LCD 驱动方案,最后利用 FPGA 以及 SOPC 嵌入式对各种接口驱动方案进行了验证,结果显示这种控制器运行稳定可靠、使用简单、显示清晰,达到了设计要求。该控制器配有适用于各种处理器的通信接口,通用性强且价格低廉,在工业控制与显示系统中有广泛的应用前景。

参 考 文 献:

[1] 李维諲,郭强. 液晶显示应用技术 [M]. 北京:电子工业出版社,2000.

[2] 周立功. 基于 Actel FPGA 的 TFT 现实控制方案 [J]. 电子产品世界,2009,(10):87-88.

[3] 龙燕,李剑峰. 以 FPGA 为核心的液晶显示电路设计与实现 [J]. 液晶与显示,2006,21(3):274-278.

[4] 余华芳,刘健. 单片机与液晶显示模块的软硬件接口技术 [J]. 液晶与显示,2003,18(2):125-129.

[5] 黄树毅,程汉湘,荆怀成,等. TMS320F2812 与液晶显示模块的接口电路及其程序设计 [J]. 液晶与显示,2009,24(5):698-703.

[6] 黄亮,杨景常. 基于 SOPC 的 TFT 触摸屏显示系统设计 [J]. 液晶与显示,2009,24(5):718-722.

[7] 易芸佳,崔金钟. 一种基于 SOPC 系统的液晶控制 IP 核设计 [J]. 微计算机信息,2007,23(6):119-121.

[8] 刘增水,胡力刚. 基于 ARM 芯片的 TFT-LCD 显示系统设计 [J]. 仪表技术,2009,(5):43-45.

[9] 郝晓红. 可配置的 TFT-LCD 控制器 IP 核的设计 [J]. 信息技术,2009,(5):33-35,39.

[10] 任爱锋,初秀琴. 基于 FPGA 的嵌入式系统设计 [M]. 西安:西安电子科技大学出版社,2004.

[11] 李兰英. Nios II 嵌入式软核 SOPC 设计原理及应用 [M]. 北京:北京航空航天大学出版社,2006.



学术论文英文摘要写作质量标准(试行)

为了让中文学术期刊学术论文以更高的质量走向国际,以利于国际科技界对中国科技事业的了解和交流,有必要规范英文摘要的质量标准:

一、英文摘要是应用符合英文语法的文字语言,以提供文献内窗口梗概为目的,不加评论和补充解释确切地论述文献重要内容的短文。

二、英文摘要必须符合“拥有与论文同等量的主要信息”的原则。为此,英文摘要应重点包括 4 个要素,即研究目的、方法、结果和结论。在这 4 个要素中,后 2 个是最重要的。在执行上述原则时,在有些情况下,英文摘要可包括研究工作的主要对象和范围,以及具有情报价值的其他重要的信息。当前学术期刊上英文摘要的主要问题是要素不全,繁简失当。

三、英文摘要的句型力求简单,通常应有 10 个左右意义完整、语句顺畅的句子。

四、英文摘要不应有引言中出现的内容,也不要对论文内容作诠释和评论,不得简单重复题名中已有的信息;不用非公知公用的符号和术语,不用引文,除非该论文证实或否定了他人已发表的论文,缩略语、略称、代号,除了相邻专业的读者也能清楚理解的以外,在首次出现时必须加以说明;科技论文写作时应注意的其他事项,如采用法定计量单位,正确使用语言文字和标点符号等,也同样适用于英文摘要的编写。